

# Microélectronique : Initiation à la conception de circuits intégrés (ASIC)

**Responsable** : Gérard SOU

---

## Public et prérequis

Ingénieurs et techniciens supérieurs en électronique désireux de s'initier à la conception de circuits ASIC sur silicium.

## Organisation

**Durée** : une semaine (5 jours).

**Nombre de participants** : Minimum 5 - Maximum 15.

## Objectifs

Donner les bases nécessaires à la conception de circuits spécifiques sur silicium (ASIC) en utilisant les éléments de la bibliothèque de base du fondeur.

## Calendrier

À partir d'octobre 2014

Session à la demande. Nous consulter.

## Contenus

- Méthodologie de conception des circuits intégrés sur silicium.
- Les bibliothèques de circuits précaractérisés.
- Les circuits mixtes.
- Présentations des logiciels SPICE et CADENCE.
- **Travaux pratiques** : conception et validation fonctionnelle de plusieurs circuits effectuées sous CADENCE.

## Validation

Attestation de stage.

## Tarif

1 530 €.

**Mots-clés** : électronique intégrée, ASIC, conception assistée par ordinateur, CAO, formation

---

## Contact Administratif

Pôle sciences - Audrey VIDAL – 01 44 27 82 82

email : [formation.continue@upmc.fr](mailto:formation.continue@upmc.fr)

**Accueil** : campus Jussieu - tour 14 - couloir 14/24 – 5<sup>e</sup> étage  
4, place Jussieu - 75252 Paris cedex 05 - Métro Jussieu